

新機能紹介

パワーサイクル試験装置に構造関数を使った熱解析機能を搭載しました①

試験モードと試料故障



パワーサイクル試験には、パワー半導体デバイス試料(以下:試料)内部のジャンクション温度(以下:Tj温度)を変化させる ΔT_j パワーサイクルと、試料のケース温度(以下:Tc温度)を変化させる ΔT_c パワーサイクルがあります。

(試験目的)

加速寿命試験として市場における試料故障率を評価します。
以下に試験モードと故障箇所を紹介します。

(試験モード①: ΔT_j パワーサイクル)

ΔT_j パワーサイクルは、Tj温度を短時間で加熱・冷却させる試験であり、主に試料内部のシリコンチップ上のアルミワイヤー接合部とシリコンチップ下の半田接合部の寿命の評価です。

(試験モード②: ΔT_c パワーサイクル)

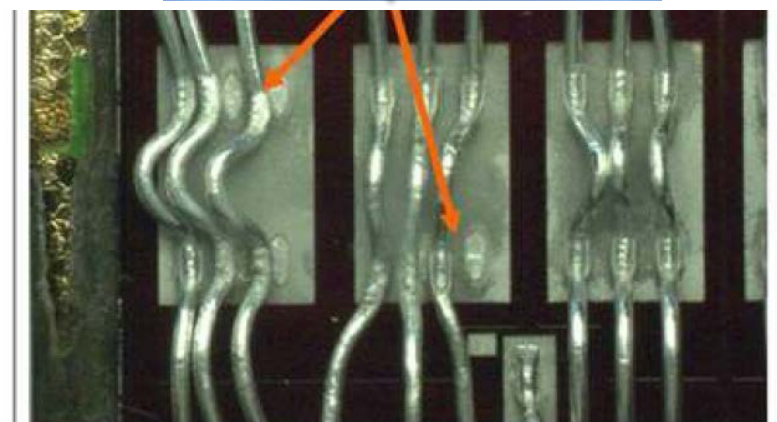
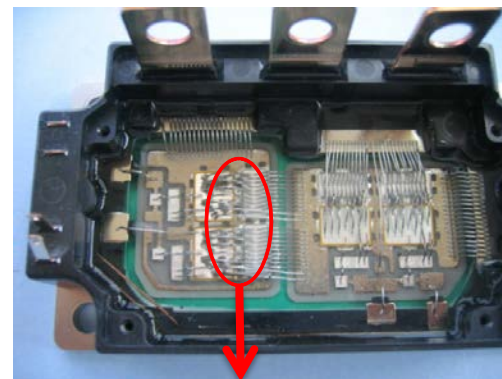
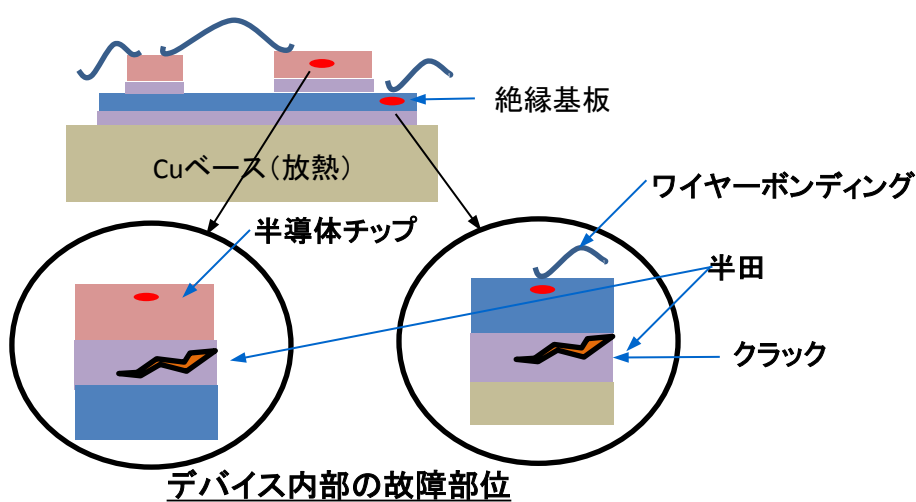
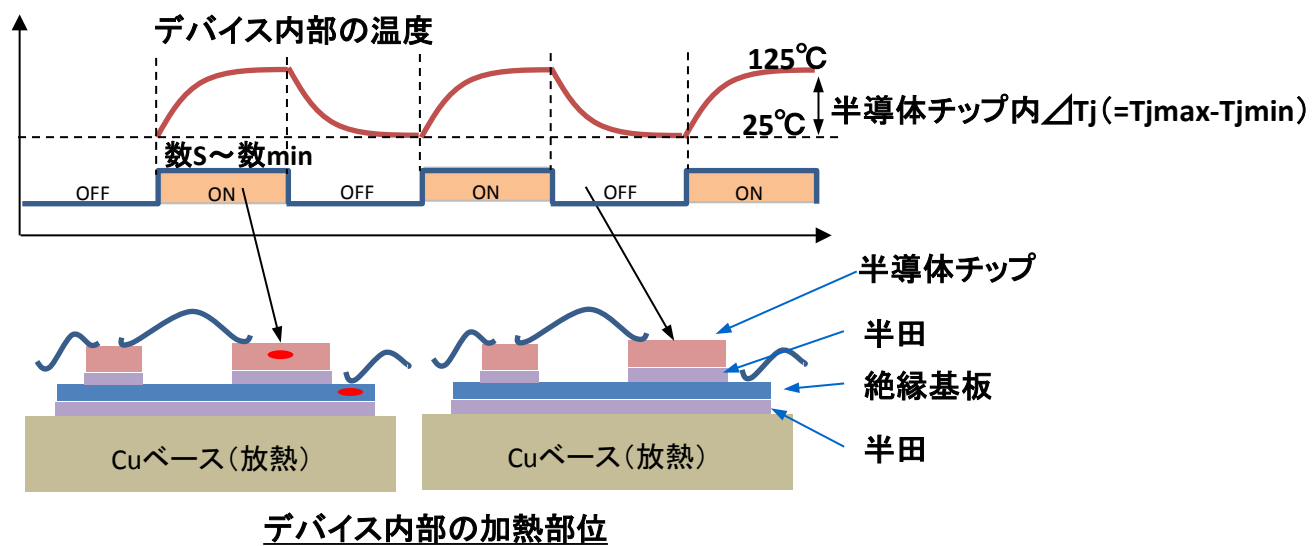
ΔT_c パワーサイクルは、Tc温度を任意の上下限度温度に上昇・降下するまで電力印加・停止する試験であり、主に試料内部のシリコンチップ下の半田接合部と絶縁基板と銅ベース間の半田接合部の寿命の評価です。

(試料故障)

それぞれのパワーサイクル試験を実施することで、各構造部の線膨張係数差によるせん断歪により、各構造部の接合部に亀裂が生じ、そのまま亀裂が進んで行くことで接合部温度が上昇し破壊に至ります。

(故障解析)

パワー半導体デバイスでは、故障の有無、寿命、信頼性と、動作時の温度が密接に関係しており、その温度上昇の解析・計算で用いられるのが熱抵抗です。



新機能紹介

パワーサイクル試験装置に構造関数を使った熱解析機能を搭載しました②

過渡熱抵抗と構造関数



(熱抵抗)

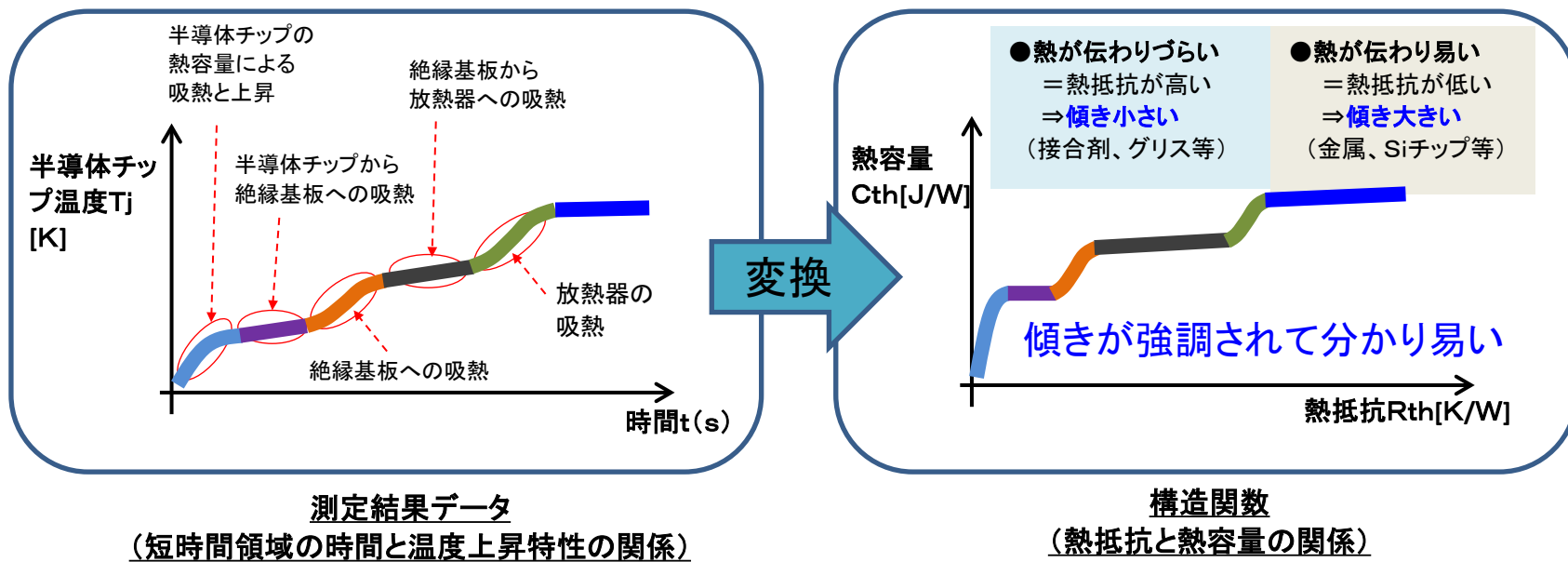
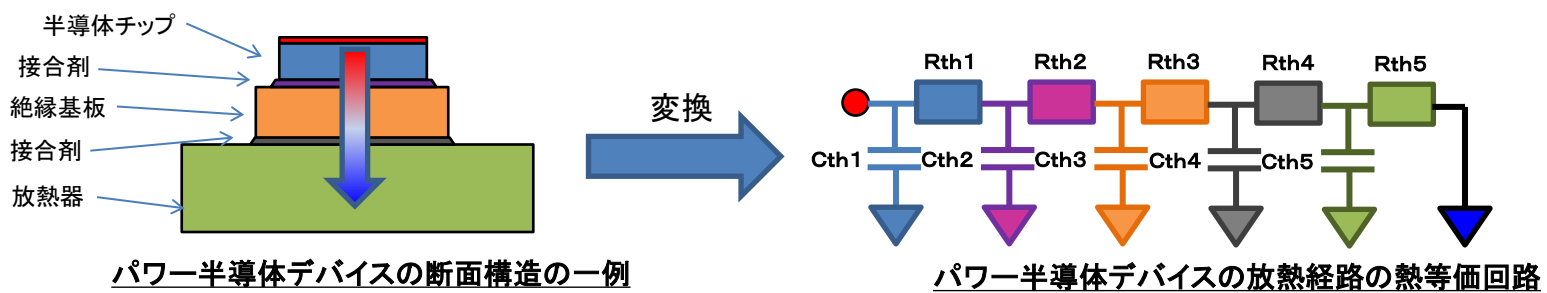
熱抵抗は、試料温度が十分に飽和した状態、あるいは直流に対するものとして「定常熱抵抗」、短時間の電力パルス印加に対するものとして「過渡熱抵抗」があります。

(計測方法)

パワー半導体デバイスは形状も多様でチップから外気への放熱時間も各構造部で異なり、過渡熱抵抗の測定データにその影響が現れます。過渡熱抵抗の測定方法には、加熱法(ダイナミック法)と冷却法(スタティック法)があり、これらの測定方法はどちらも1990年に日本電子機械工業規格(EIAJ)で規定されています。

(構造関数)

過渡熱抵抗測定で得られる、時間とパワー半導体デバイスの温度上昇特性のグラフを熱抵抗特性と熱容量特性のグラフに変換したものが構造関数です。これにより、各構造部の熱特性が評価可能となり、また故障箇所の経時変化をグラフィカルに表示します。



新機能紹介

パワーサイクル試験装置に構造関数を使った熱解析機能を搭載しました③

加熱法と冷却法の紹介

(ダイナミック法) (スタティック法)



(加熱法 [ダイナミック法])

実使用環境に準じた測定方法であり、パワー半導体デバイスのアプリケーションノートに過渡熱抵抗測定データが示されています。短時間領域の計測はサンプルのゲートON能力や装置の印加能力の制限があり、スイッチングノイズも発生しますが、弊社独自技術によるゲート制御回路とノイズ対策により、高速で安定した計測が可能です。

(冷却法 [スタティック法])

測定結果の平滑化によるノイズ影響の除去などデータ補正が可能です。放熱経路が複数あるパワー半導体デバイスの場合、温度上昇特性と降下特性が異なることで計測した値の誤差に繋がります。また、電力印加能力に応じて温度飽和させるための構造系熱対策も必要となります。

それぞれの詳細説明は次ページで後述します。

項目		加熱法(ダイナミック法)	冷却法(スタティック法)
試料	適用デバイス	複数の熱流経路のデバイス (IGBTなど)	主要な熱流経路が1つのデバイス (LEDなど)
試験条件	ストレス印加	パルスによる印加 (幅：数10mS)	連続印加による温度飽和後、ストレスOFF
	試験時間	パルス幅 × ON/OFFサイクル数	温度飽和時間 + 冷却時間
	データ収録	パルス印加後、数mSで計測	ストレス印加OFF直前から 1μS毎計測
構造	冷却機構	温度飽和は不要	飽和温度となるよう冷却機構が必要

新機能紹介

パワーサイクル試験装置に構造関数を使った熱解析機能を搭載しました④

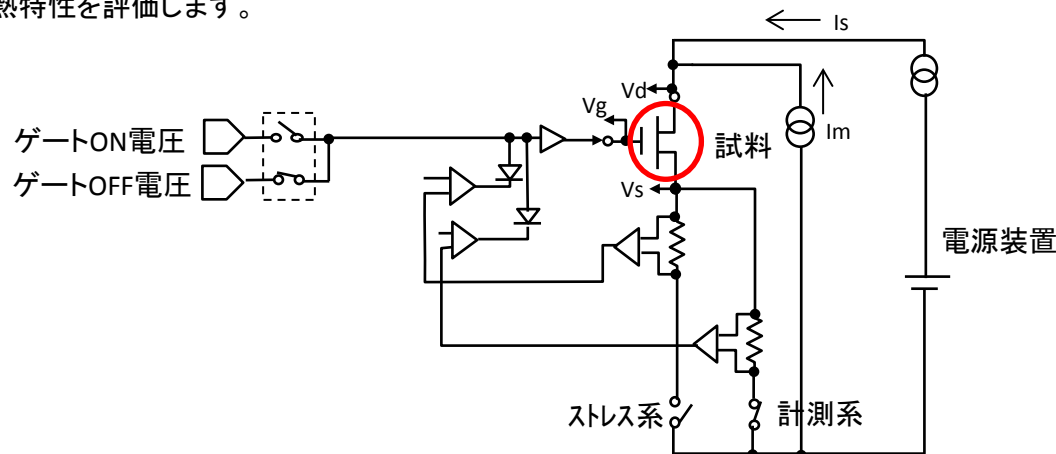
加熱法(ダイナミック法)



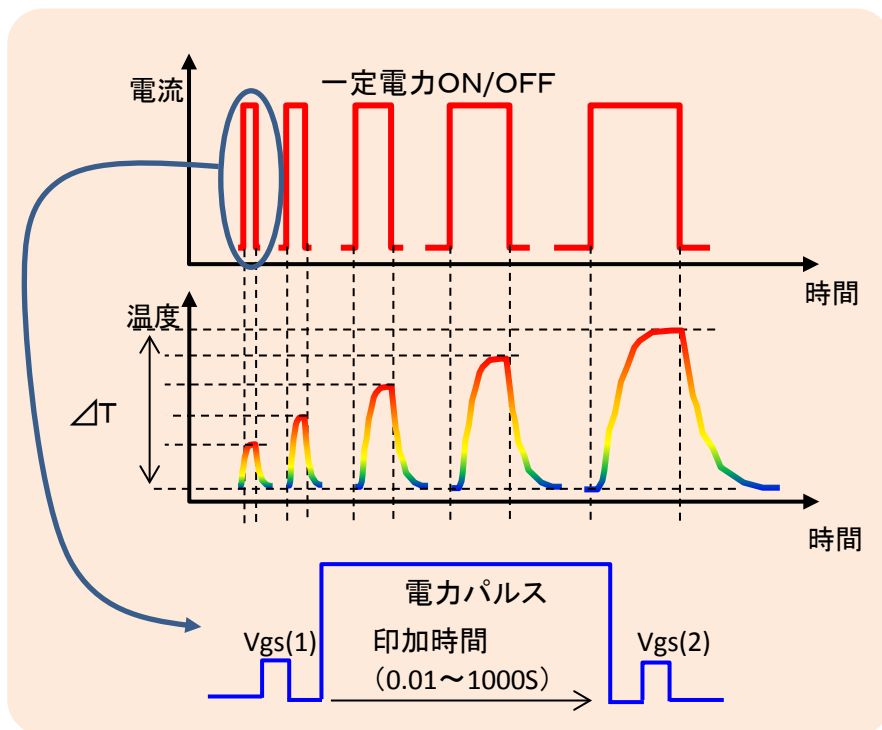
パルス幅を段階的に変えて定電力パルスを連続的に印加し、それぞれの定電力パルスによって得られるパワー半導体デバイス内のPN接合部の電圧温度依存性から温度変化・熱抵抗を算出します。

試験手順 (MOSFETの場合)

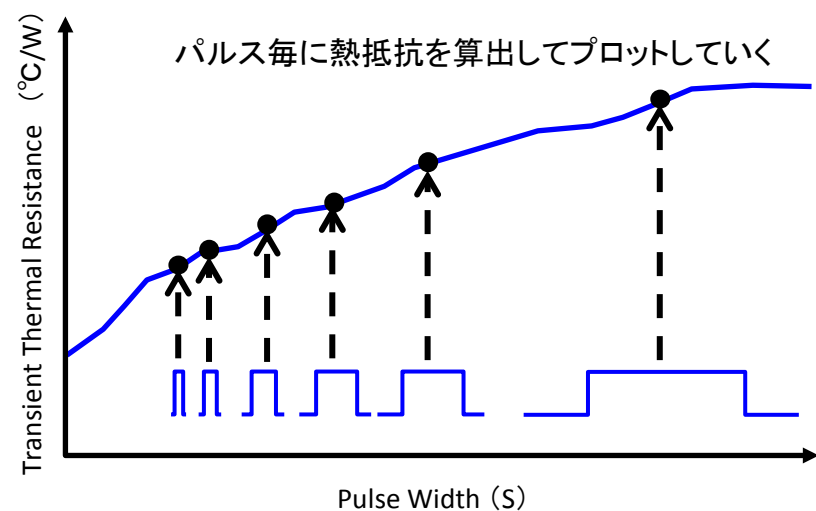
- 1) パワー半導体デバイスの温度係数の取得
 予めパワー半導体デバイスのゲート・ソース間電圧(以下:Vgs)とジャンクション温度(以下:Tj温度)で直線性が得られる計測電流(以下:Im)をドレインに流し、恒温槽などを用いてTj温度を変化させて、ImにおけるVgsとTj温度との関係を探ります。
- 2) 定電力パルス印加前の低温計測
 装置の回路を計測系に切換えて、Im印加時のVgsを計測する。手順1)におけるVgsとTj温度の関係から温度換算して低温Tj1を求めます。
- 3) 電力パルス印加・停止直後の高温計測
 装置の回路をストレス系に切換えて、任意の単位時間電力パルス印加する。そして、電力パルス停止直後に計測系に切換えてIm印加時のVgsを計測する。手順1)におけるVgsとTj温度の関係から温度換算して高温Tj2を求めます。
- 4) 過渡熱抵抗の算出
 2)、3)で得られたTj1とTj2の温度差 ΔT_j と印加した電力から熱抵抗を算出します。
- 5) 上記手順2)~4)の繰り返し
 任意の定電力パルス幅で手順2)~4)を繰り返して、各ポイントでの熱抵抗を測定、プロットする。測定ポイントを細かく取得することで各構造部の熱特性を評価します。



装置の測定系回路図



加熱法(ダイナミック法)の計測イメージ図



熱抵抗測定データグラフィイメージ図

新機能紹介

パワーサイクル試験装置に構造関数を使った熱解析機能を搭載しました⑤

冷却法(スタティック法)



パワー半導体デバイスに電力を印加し続け、温度飽和後に電力停止した時のパワー半導体デバイス内のPN接合部の電圧温度特性が変化していく過渡現象を計測し、その温度過渡応答特性から温度変化・熱抵抗を算出します。
放熱構造において単方向にのみ熱流が発生する場合、温度の上昇特性と降下特性を同等と見なせることを利用しており、半導体技術協会(JEDEC: Joint Electron Device Engineering Council)にJESD51-14として規定されています。

試験手順 (MOSFETの場合)

1) パワー半導体デバイスの温度係数の取得

予めパワー半導体デバイスのゲート・ソース間電圧(以下: V_{gs})とジャンクション温度(以下: T_j 温度)で直線性が得られる計測電流(以下: I_m)をドレインに流し、恒温槽などを用いて T_j 温度を変化させて、 I_m における V_{gs} と T_j 温度との関係を求めます。

2) 温度飽和するまで電力印加して加熱

装置の回路をストレス系に切換えて電力印加し、パワー半導体デバイスを熱的平衡状態にするまで十分加熱します。
この時の飽和した温度 T_{j1} を求めます。

3) 温度飽和後、電力停止して温度降下特性を高速計測

温度飽和後、印加停止して装置の回路を計測系に切換えて I_m 印加時の V_{gs} を高速計測します。

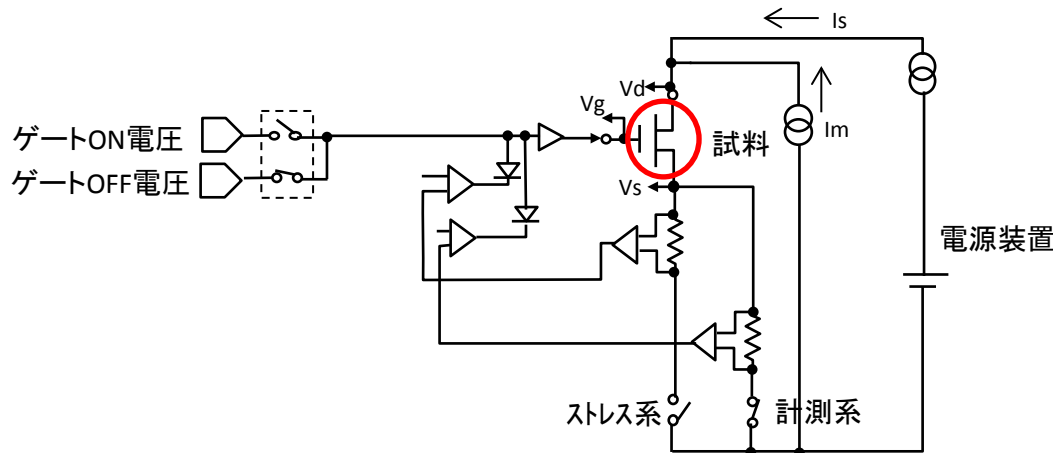
1)における V_{gs} と T_j 温度の関係から温度換算して降下時の T_{j2} の連続データを求めます。

(※MOSFETやIGBTはゲート電圧の過渡応答特性により電力停止から1ms以降の計測になります。

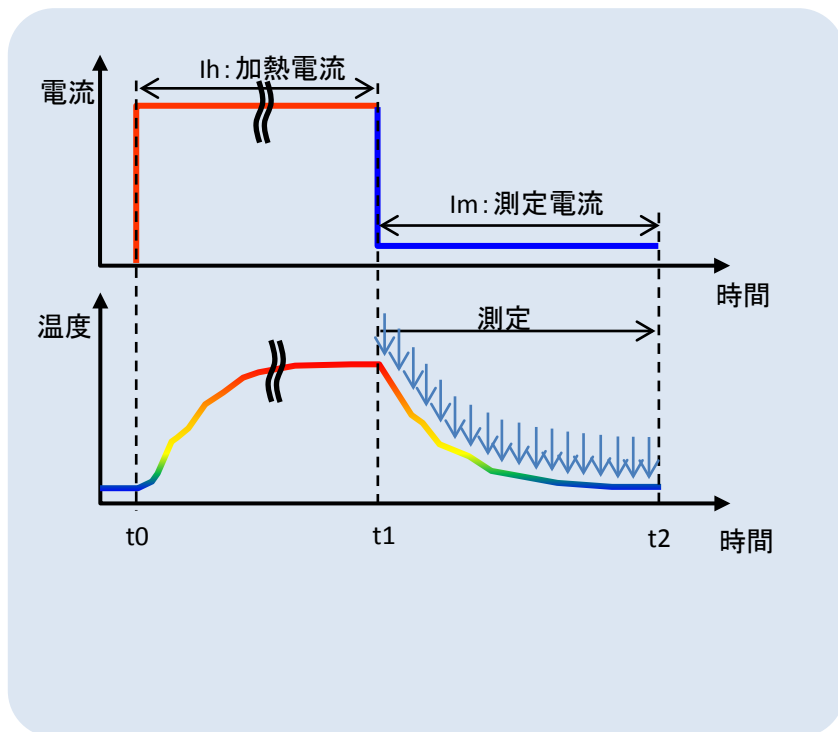
一方ダイオード素子はゲートが無く、順方向電圧 V_f の過渡応答特性を1μsの高速計測が可能です。)

4) 過渡熱抵抗の算出

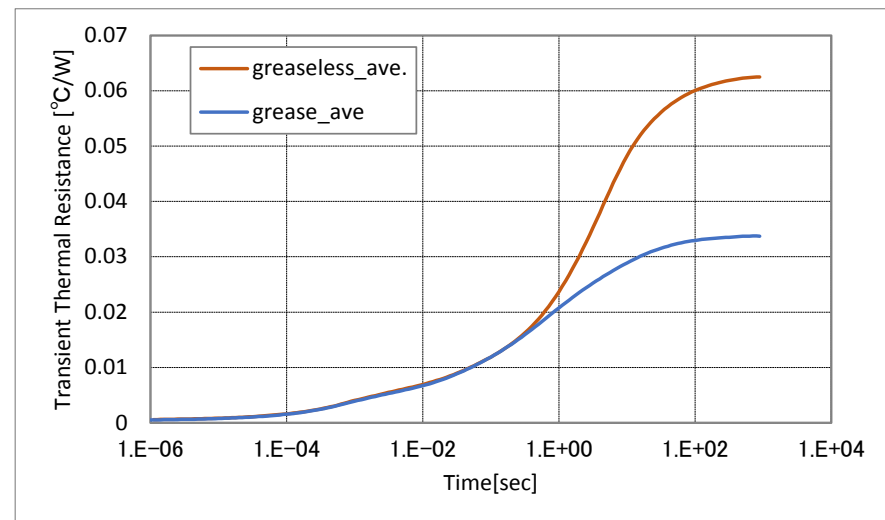
2)、3)で得られた T_{j1} と T_{j2} の温度差 ΔT_j と印加した電力から熱抵抗を算出します。



装置の測定系回路図



冷却法(スタティック法)の計測イメージ図



熱抵抗測定データグラフィイメージ図